

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08007749 A**

(43) Date of publication of application: 12 . 01 . 96

(51) Int. Cl

H01J 9/02**H01J 1/30****H01J 31/12**(21) Application number: **06137317**

(22) Date of filing: 20 . 06 . 94

(71) Applicant: **CANON INC**(72) Inventor: **ONISHI TOSHIICHI
MITOME MASANORI**

**(54) MANUFACTURE OF ELECTRON EMITTING
ELEMENT, ELECTRON SOURCE AND IMAGE
FORMING DEVICE USING THIS ELEMENT
MANUFACTURED BY THIS METHOD**

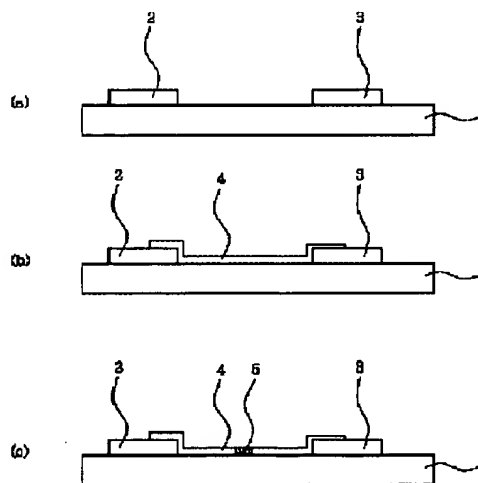
atmosphere specified for this process, and current is fed to between the electrodes so that activation is obtained.

COPYRIGHT: (C)1996,JPO

(57) Abstract:

PURPOSE: To manufacture electron emitting elements having excellent stability and a high efficiency quickly and easily by forming an electron emission part on a conductive film furnished between two opposing electrodes, and depositing carbon by the use of a carbonic compound having a specific vapor pressure.

CONSTITUTION: By means of sputtering, etc., an electrode material is deposited on a base board 1, and element electrodes 2, 3 are formed using the photographic technique. Thereon a molten organic metal is applied followed by heating, baking, and etching or the like so that a conductive film 4 is formed between the two electrodes 2, 3 which are opposing. Then a reforming process is conducted, consisting of impressing a pulse voltage between the element electrodes 2, 3 and feeding current, and an electron emission part 5 whose structure has changed is formed on the conductive film 4. Then carbon or a carbonic compound is deposited on this film 4 as an activating process. The carbonic compound should have a vapor pressure of 5000hPa or less, more favorably between 2-5000hPa, in the temp.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-7749

(43) 公開日 平成8年(1996)1月12日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J	9/02	B		
	1/30	Z		
	31/12	B		

審査請求 未請求 請求項の数10 O L (全 23 頁)

(21) 出願番号 特願平6-137317

(22) 出願日 平成6年(1994)6月20日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 大西 敏一

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72) 発明者 三留 正則

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

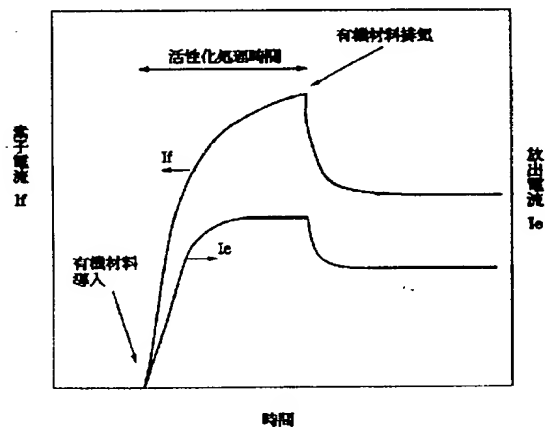
(74) 代理人 弁理士 丸島 徹一

(54) 【発明の名称】 電子放出素子の製造方法と、該製造方法にて製造される電子放出素子を用いた電子源及び画像形成装置

(57) 【要約】

【目的】 効率の高い電子放出素子を得るための電子放出素子の製造方法と、該製造方法にて製造される電子放出素子を用いた電子源及び画像形成装置を提供することを目的とする。

【構成】 対向する電極間に、電子放出部を含む導電性膜を有する電子放出素子の製造方法において、電極間に形成された、電子放出部を含む導電性膜に、炭素あるいは炭素化合物を堆積させる工程を有し、且つ、該炭素あるいは炭素化合物を堆積させる工程は、該工程での温度雰囲気下における蒸気圧が5000hPa以下である炭素化合物を用いて行われる工程であることを特徴とする電子放出素子の製造方法と該製造方法にて製造される電子放出素子を用いた電子源及び画像形成装置。



【特許請求の範囲】

【請求項1】 対向する電極間に、電子放出部を含む導電性膜を有する電子放出素子の製造方法において、電極間に形成された、電子放出部を含む導電性膜に、炭素あるいは炭素化合物を堆積させる工程を有し、且つ、該炭素あるいは炭素化合物を堆積させる工程は、該工程での温度雰囲気下における蒸気圧が5000hPa以下である炭素化合物を用いて行われる工程であることを特徴とする電子放出素子の製造方法。

【請求項2】 前記炭素化合物は、20℃における蒸気圧が5000hPa以下の炭素化合物である請求項1に記載の電子放出素子の製造方法。

【請求項3】 前記炭素化合物は、該炭素あるいは炭素化合物を堆積させる工程での温度雰囲気下における蒸気圧が0.2hPa～5000hPaの炭素化合物である請求項1に記載の電子放出素子の製造方法。

【請求項4】 前記炭素化合物は、20℃における蒸気圧が0.2hPa～5000hPaの炭素化合物である請求項3に記載の電子放出素子の製造方法。

【請求項5】 前記導電性膜に炭素あるいは炭素化合物を堆積させる工程は、真空雰囲気中に前記炭素化合物を導入し、前記電極間に電圧を印加する工程を有する請求項1または3に記載の電子放出素子の製造方法。

【請求項6】 前記導入される炭素化合物の分圧は、 $P_0 \times 10^{-4}$ 以上である（但し、 P_0 は該炭素化合物の蒸気圧である）請求項5に記載の電子放出素子の製造方法。

【請求項7】 電子放出素子を有し、入力信号に応じて電子を放出する電子源において、前記電子放出素子が請求項1～6のいずれかに記載の製造方法にて製造される電子放出素子であることを特徴とする電子源。

【請求項8】 複数の電子放出素子の各々の両端を配線にて接続した電子放出素子の行を複数行と、該電子放出素子より放出される電子線の変調を行う変調手段とを有し、入力信号に応じて電子を放出する電子源において、前記電子放出素子が請求項1～6のいずれかに記載の製造方法にて製造される電子放出素子であることを特徴とする電子源。

【請求項9】 互いに電気的に絶縁されたm本のX方向配線とn本のY方向配線とに接続し配列された複数の電子放出素子を有し、入力信号に応じて電子を放出する電子源において、前記電子放出素子が請求項1～6のいずれかに記載の製造方法にて製造される電子放出素子であることを特徴とする電子源。

【請求項10】 電子源と画像形成部材とを有し、入力信号に基づいて画像形成する画像形成装置において、前記電子源が請求項7～9のいずれかに記載の電子源であることを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、電子放出素子の製造方法と、該製造方法にて製造される電子放出素子を用いた電子源及び表示装置等の画像形成装置に関する発明である。

【0002】

【従来の技術】 従来、電子放出素子として熱電子源と冷陰極電子源の2種類が知られている。上記冷陰極電子源には電界放出型（以下、FE型と略す）、金属／絶縁層／金属型（以下、MIM型と略す）や表面伝導型電子放出素子等がある。

【0003】 上記FE型の例としては、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956) あるいは、C. A. Spindt, "PHYSIAC Properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) 等が知られている。

【0004】 上記MIM型の例としては、C. A. Mead, "The tunnel-emission amplifier", J. Appl. Phys., 32, 646 (1961) 等が知られている。

【0005】 また上記表面伝導型電子放出素子の例としては、M. I. Elinson, Radio Eng. Electron Pys., 10, (1965) 等がある。

【0006】 上記表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン (M. I. Elinson) 等による SnO_2 薄膜を用いたもの、Au薄膜によるもの [G. Dittmer: "Thin Solid Films", 9, 317 (1972)]、 In_2O_3 / SnO_2 薄膜によるもの [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)]、カーボン薄膜によるもの [荒木久 他: 真空, 第26巻, 第1号, 22頁 (1983)] 等が報告されている。

【0007】 これらの表面伝導型電子放出素子の典型的な素子構成として、前述のM. ハートウェル (M. Hartwell) の素子構成を図21に示す。

【0008】 図21において、221は基板であり、また222は導電性膜で、H型形状のパターンにスパッタで形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部223が形成される。尚、図21中の素子電極間隔Lは0.5～1.0mm、W'は0.1mmで設定されている。

また、電子放出部223の位置及び形状については不明

3

であるので、模式図として表した。

【0009】従来、これらの表面伝導型電子放出素子においては、前述したように電子放出を行う前に導電性膜222を予め通電フォーミングと呼ばれる通電処理によって電子放出部223を形成するのが一般的であった。

【0010】即ち、この通電フォーミングとは前記導電性膜222の両端に直流電圧あるいは非常にゆっくりとした昇電圧、例えば1V/分程度を印加通電し、導電性膜を局部的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部223を形成することである。尚、例えば電子放出部223は、導電性膜224の一部に発生した亀裂を有し、その亀裂付近から電子放出が行われる。前記通電フォーミング処理をした表面伝導型電子放出素子は、上記導電性膜224に電圧を印加し、該素子に電流を流すことにより、上記電子放出部223より電子を放出せしめるものである。

【0011】以上述べた表面伝導型電子放出素子は、その構造が単純であり、しかも、その製造が容易であること等から、大面積にわたり、多数の該素子を配列形成出来るという利点を有する。そこで、このような利点を生かせるようないろいろな応用が研究されている。例えば、荷電ビーム源、表示装置等が挙げられる。

【0012】多数の表面伝導型電子放出素子を配列形成した例としては、後述するように梯子型配置と呼ぶ、並列に表面伝導型電子放出素子を配列し、個々の該素子の両端を配線（これを共通配線とも呼ぶ）でそれぞれ結線した行を、多数行配列した電子源が挙げられる（例えば、特開昭64-31332号公報、特開平1-283749号公報、特開平1-257552号公報等）。

【0013】また、特に、表示装置等の画像形成装置においては、近年、液晶を用いた平板型表示装置が、CRTに替わって普及してきたが、この液晶を用いた平板型表示装置は、自発光型でないために、バックライトを持たなければならない等の問題点があり、自発光型の表示装置の開発が望まれてきた。

【0014】自発光型の表示装置の例としては、表面伝導型電子放出素子を多数配置した電子源と、該電子源より放出される電子によって可視光を発光せしめる蛍光体とを組み合わせた表示装置である画像形成装置が挙げられる（米国特許5066883号公報等）。

【0015】

【発明が解決しようとする課題】しかしながら、以上述べた表面伝導型電子放出素子の真空中での挙動については殆ど判っておらず、より安定で制御された電子放出特性とその効率の向上が望まれてきた。

【0016】ここで効率とは、表面伝導型電子放出素子の一對の素子電極に電圧を印加したとき、素子を流れる電流（以後、素子電流 I_f という）に対する真空中に放出される電流（以後、放出電流 I_e という）の電流比を指す。

4

【0017】つまり、素子電流 I_f はでき得るだけ小さく、そして、放出電流 I_e はでき得るだけ大きいことが望ましい。

【0018】より安定で制御された電子放出特性とその効率の向上が成されれば、例えば、蛍光体を画像形成部材とする画像形成装置においては、低電流で明るい高品位な画像形成装置、例えばフラットテレビが実現される。また、低電流化に伴い、画像形成装置を構成する駆動回路なども安価になることも期待できる。

10 【0019】本発明は、以上述べた通り、効率の高い電子放出素子を得るための電子放出素子の製造方法と、該製造方法にて製造される電子放出素子を用いた電子源及び画像形成装置を提供することを目的とするものである。

【0020】

【課題を解決するための手段】上記目的を達成する本発明は、対向する電極間に、電子放出部を含む導電性膜を有する電子放出素子の製造方法において、電極間に形成された、電子放出部を有する導電性膜に、炭素あるいは炭素化合物を堆積させる工程を有し、且つ、該炭素あるいは炭素化合物を堆積させる工程は、該工程での温度雰囲気下における蒸気圧が5000hPa以下である炭素化合物を用いて行われる工程であることを特徴とする電子放出素子の製造方法である。

【0021】更に本発明は、電子放出素子を有し、入力信号に応じて電子を放出する電子源において、前記電子放出素子が上記製造方法にて製造される電子放出素子であることを特徴とする電子源である。

30 【0022】更に本発明は、電子源と画像形成部材とを有し、入力信号に基づいて画像形成する画像形成装置において、前記電子源が上記電子源であることを特徴とする画像形成装置である。

【0023】以下に、本発明について更に詳述する。

【0024】表面伝導型電子放出素子は、前述したように、導電性膜に予め通電フォーミングと呼ばれる通電処理を施すことによって、電子放出部を形成するのが一般的であるが、該通電フォーミング処理が終了した素子に対し、更に活性化処理を施すことが好ましいことを本出願人は見出している。

40 【0025】この活性化工程は、例えば、オイルを含む真空排気系で排気された真空装置内で、上記フォーミング後の素子に対し、例えば、通電フォーミングと同様の電圧を印加することにより行われ、この活性化後の素子には、電子放出部（またはその近傍）にカーボンが堆積されている。従って、活性化工程には、電圧を印加する際の素子が置かれている真空雰囲気中の有機材料の有無が重要である。

50 【0026】このような電子放出部への有機材料の吸着には、電子放出素子をその有機材料を含むガス雰囲気中に暴露する方法が考えられ、従って、有機材料として、

室温において真空装置内への導入が容易であり、素子表面で凝縮（液化）が起こりにくいガス状の材料が用いられたが、室温でガス状の有機材料は、電子放出部近傍より脱離し易く、吸着量が少ないので、活性化し難いか、または、活性化に時間がかかるという問題が生じた。また、このような材料を吸着させるために、素子回りに有機材料の分圧を大きくすることも可能であるが、多量の材料を必要としたり、活性化工程後の有機材料の排気（除去）に時間がかかるなどの問題も生じた。また、素子温度を低くして吸着量を増やすことも可能であるが、活性化工程のための装置が煩雑になる。

【0027】一方、本出願人による特願平4-194564号で述べられているように、 $10^{-4} \sim 10^{-5}$ torr程度の低真空中で長時間の電子放出続けた場合に、真空中に微量に存在する排気系からのオイルと衝突して、コンタミが電子放出部の近傍に堆積し、電子放出特性が劣化するという問題が生じた。よって、活性化処理後の素子雰囲気中からは、余分な有機材料は極力排気（除去）することが望まれる。

【0028】本発明は、以上の知見に基づき、ある特定の蒸気圧を有する炭素化合物を選択し、これを用いて上記活性化処理を行うことにより、素子表面へ炭素化合物が吸着し易く、よって、素子の活性化処理を迅速且つ容易にするとともに、更に好ましい態様では、活性化処理後の素子雰囲気中からの該炭素化合物の排気（除去）をも容易にし、電子放出素子の耐久性の向上を図ることができる。

【0029】以下に、本発明の好ましい実施態様について詳述する。

【0030】まず、本発明の電子放出素子の製造方法について、図1の（a）、（b）及び（c）を用いて説明する。尚、図1は、該製造方法を工程順に示した素子断面図である。

【0031】本発明の電子放出素子の製造方法は、（A）まず、基板上の一对の素子電極間に配置された導電性膜に、フォーミング処理を行う工程を有する。

【0032】1）基板1を、洗剤、純水、及び有機溶剤により十分に洗浄した後、真空蒸着法、スパッタ法等により、電極材料を堆積し、次いで、フォトリソ技術により該基板1上に素子電極2及び3を形成する（図1の（a））。

【0033】2）素子電極2、3を設けた基板1に、有機金属溶液を塗布して放置することにより有機金属薄膜を形成する。この後、有機金属薄膜を加熱焼成処理し、更に、リフトオフ、エッチング等によりパターンニングし、導電性膜4を形成する（図1の（b））。尚、ここでは、有機金属溶液の塗布法により説明したが、これに限られるものではなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピナー法等によって形成される場合もある。

【0034】3）次に、フォーミング処理を行う。

【0035】このフォーミング処理は、導電性膜4を局部的に破壊、変形もしくは変質せしめることにより、該導電性膜4に構造の変化した部位を形成するための工程であり、例えば、素子電極2及び3間に、不図示の電源により通電して、導電性膜4の部位に構造の変化した電子放出部5を形成する通電フォーミング処理である（図1の（c））。このように、通電フォーミングにより導電性膜4を局部的に破壊、変形もしくは変質せしめ、構造の変化した部位を電子放出部と呼ぶ。

【0036】この通電フォーミングの電圧波形の例を図2の（a）、（b）に示す。

【0037】電圧波形は、特に、パルス波形が好ましく、パルス波高値を定電圧としたパルスを連続的に印加する場合（図2の（a））と、パルス波高値を増加させながら電圧パルスを印加する場合（図2の（b））とがある。

【0038】まず、パルス波高値を定電圧とした場合（図2の（a））について説明する。

【0039】図2の（a）において、T1、T2はそれぞれ電圧波形のパルス幅とパルス間隔であり、T1を1マイクロ秒～10ミリ秒、T2を10マイクロ秒～100ミリ秒とし、三角波の波高値（通電フォーミング時のピーク電圧）は、作成する電子放出素子の形態に応じて適宜選択し、適当な真空度、例えば、 10^{-5} torr程度の真空雰囲気下で数秒から数十分印加する。尚、前記素子電極間に印加するパルス波形は、三角波に限られるものではなく、矩形波等、所望の波形を用いても良い。

【0040】次に、パルス波高値を増加させながら電圧パルスを印加する場合（図2の（b））について説明する。

【0041】図2の（b）において、T1、T2は前述の図2の（a）と同様であるが、三角波の波高値（通電フォーミング時のピーク電圧）は、例えば、0.1Vステップ程度づつ増加させ、適当な真空雰囲気下で印加する。

【0042】尚、この場合の通電フォーミング処理の終了は、パルス間隔T2中に、導電性膜4を局部的に破壊、変形しない程度の電圧、例えば、0.1V程度の電圧で、素子電流を測定し、抵抗値を求め、例えば、1Mオーム以上の抵抗を示した時に通電フォーミングを終了とする。

【0043】（B）更に、活性化処理を行う工程を有する。

【0044】4）前述の通りフォーミング処理を行った素子に対し、活性化処理を行うが、この活性化処理とは、例えば、 $10^{-4} \sim 10^{-5}$ torr程度の真空度で、通電フォーミング同様に、波高値を定電圧としたパルスの印加を繰り返す処理工程のことを言い、かかる処理工程により、真空中に存在する有機物質から、炭素あるい

は炭素化合物が、上記素子に堆積して、素子電流 I_f 及び放出電流 I_e が著しく変化する。この活性化処理は、例えば、放出電流 I_e が飽和した時点で該処理工程を終了とし、また、該パルス波高値は、好ましくは動作駆動電圧である。

【0045】ここで、前述した炭素あるいは炭素化合物とは、TEM、ラマン等の結果から、グラファイト（但し、単結晶及び多結晶の双方を含む）、非晶質カーボン（但し、非晶質カーボンと多結晶グラファイトとの混合物も含む）等であり、その堆積物の膜厚は、好ましくは、500オングストローム以下であり、より好ましくは、300オングストローム以下である。

【0046】本発明の製造方法においては、この活性化処理は、好ましくは、適宜選択された炭素化合物材料を真空雰囲気中を導入することにより行われる。また、本発明において更に好ましくは、活性化処理を施す素子を、オイル成分を含まない真空雰囲気中に保持し、その後上記炭素化合物を導入することにより行われる。

【0047】即ち、本発明で特に選択される好ましい炭素化合物材料は、この活性化処理工程時の雰囲気温度における蒸気圧が、5000hPa以下の材料である。

【0048】また、この活性化処理工程時の雰囲気温度は、室温である方が、炭素化合物材料の導入や素子の温度管理等の点から好ましく、よって、この活性化処理に用いられる炭素化合物材料は、より好ましくは、20℃における蒸気圧が5000hPa以下の材料であり、例えば、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン、スルホン酸等の有機酸類、及びこれらの炭素化合物有機材料の誘導体の中で、上記蒸気圧の条件に適合する炭素化合物材料が適宜選択される。

【0049】20℃における蒸気圧が5000hPa以下の炭素化合物材料のうち、本発明において特に好ましい材料を具体的に列挙するならば、ブタジエン、n-ヘキサン、1-ヘキセン、n-オクタン、n-デカン、n-ドデカン、ベンゼン、ニトロベンゼン、トルエン、o-キシレン、ベンゾニトリル、クロロエチレン、トリクロロエチレン、メタノール、エタノール、イソプロピルアルコール、エチレングリコール、グリセリン、ホルムアルデヒド、アセトアルデヒド、プロパナール、アセトン、エチルメチルケトン、ジエチルケトン、メチルアミン、エチルアミン、エチレンジアミン、フェノール、蟻酸、酢酸、プロピオン酸等が挙げられる。

【0050】本発明の製造方法において用いられる炭素化合物材料の前記蒸気圧が5000hPa以下であることは、素子表面への炭素あるいは炭素化合物の堆積を容易にし、電子放出素子の活性化処理時間を短縮することができる。

【0051】更に、本発明で特に選択される炭素化合物

材料は、上記活性化処理工程時の雰囲気温度、好ましくは20℃における蒸気圧が、0.2hPa~5000hPa、より望ましくは10hPa~5000hPaであることが特に好ましい。

【0052】20℃における蒸気圧が0.2hPa~5000hPaである炭素化合物材料のうち、本発明において特に好ましい炭素化合物材料を具体的に列挙するならば、ブタジエン、n-ヘキサン、1-ヘキセン、ベンゼン、トルエン、o-キシレン、ベンゾニトリル、クロロエチレン、トリクロロエチレン、メタノール、エタノール、イソプロピルアルコール、ホルムアルデヒド、アセトアルデヒド、プロパナール、アセトン、エチルメチルケトン、ジエチルケトン、メチルアミン、エチルアミン、エチレンジアミン、フェノール、蟻酸、酢酸、プロピオン酸等が挙げられる。

【0053】本発明の製造方法において用いられる炭素化合物材料の前記蒸気圧が、0.2hPa~5000hPaであることは、素子表面への炭素あるいは炭素化合物の堆積を容易にし、電子放出素子の活性化処理時間を短縮することができるうえに更に、活性化処理後の素子雰囲気中からの該炭素化合物の排気（除去）をも容易し、電子放出素子のより一層の耐久性の向上を図ることができる。

【0054】また、本発明の製造方法において、炭素化合物材料の導入分圧としては、通常の真空排気装置を用いた場合、 10^{-2} ~ 10^{-7} torr程度であることが好ましい。

【0055】また、炭素化合物材料の蒸気圧とその導入分圧に関しては、炭素化合物材料の蒸気圧を P_r 、導入分圧を P_r とすると、 P_r は $P_r \times 10^{-6}$ 以上であるように、炭素化合物材料の種類に応じて導入分圧を設定することが、特に、活性化処理時間を短縮できる等の点から好ましい。

【0056】尚、以上述べた活性化処理は、前記真空雰囲気中に導入する有機材料の種類と導入分圧、及び素子に印加するパルス電圧等に依存して、素子電流 I_f 、及び放出電流 I_e の時間依存性が変化する他、前記フォーミング処理によって変形、変質した導電性膜の近傍へ形成される炭素または炭素化合物の被膜の形成状態も変化するものである。

【0057】以上のように作成された電子放出素子は、好ましくは、前記通電フォーミング処理あるいは前記活性化処理での真空度より高い真空度の真空雰囲気にて動作駆動され、より好ましくは、80~150℃にて加熱後、このより高い真空度の真空雰囲気下で動作駆動される。尚、前記通電フォーミング処理あるいは前記活性化処理での真空度より高い真空度の真空雰囲気とは、例えば、約 10^{-6} torr以上の真空度であり、より好ましくは、前記炭素及び炭素化合物が新たにほぼ堆積しないような超高真空系である。このような超高真空系におい

ては、これ以上の炭素及び炭素化合物の堆積を抑制することが可能であり、よって、素子電流 I_f 、放出電流 I_e は安定する。

【0058】次に、以上の本発明の製造方法にて作成される電子放出素子の基本特性について、図3及び図4を用いて説明する。

【0059】図3は、上述の製造方法にて製造された電子放出素子の電子放出特性を測定するための測定評価装置の概略構成図である。尚、図3において、図1と同じ符号を付したものは同様の部材を示す。また、11は、電子放出素子に素子電圧 V_f を印加するための電源、10は、素子電極2及び3間の導電性膜4を流れる素子電流 I_f を測定するための電流計、14は、素子の電子放出部より放出される放出電流 I_e を捕捉するためのアノード電極、13は、アノード電極14に電圧を印加するための高圧電源、12は、素子の電子放出部5より放出される放出電流 I_e を測定するための電流計、15は真空装置、16は排気ポンプである。

【0060】また、電子放出素子及びアノード電極14などは、真空装置15内に設置され、その真空装置には、不図示の真空系などの真空装置に必要な機器が具備されており、所望の真空下で電子放出素子の測定評価を行えるようになっている。尚、排気ポンプ16は、ターボポンプ、ロータリーポンプからなる通常の高真空装置系と、更には、イオンポンプなどからなる超高真空装置系とからなる。

【0061】また、この真空装置15には、図4に示すように、ニードルバルブ21を介して炭素化合物材料を有するアンプルまたはガスボンベ等の材料源22と接続されており、真空装置15内に炭素化合物材料が気体として導入できるようになっており、その導入量は、真空計により真空度を測定しながら、ニードルバルブ21の開閉量と排気ポンプ23の排気量により調整することができる。尚、24はバルブを示し、25はドライポンプを示す。

【0062】また、真空装置全体及び、電子放出素子の配置された基板は、不図示のヒーターにより200℃まで加熱できる。よって、本測定評価装置は、前述の本発明の製造方法における通電フォーミング以降の工程を行うことのできる製造装置とも成り得るものである。

【0063】尚、アノード電極の電圧は1kV~10kV、アノード電極と電子放出素子との距離Hは2mm~8mmの範囲で測定した。

【0064】図3に示した測定評価装置により測定された、素子電流 I_f と放出電流 I_e の活性化処理時間に対する依存例を図5に、また、放出電流 I_e および素子電流 I_f と素子電圧 V_f の関係の典型的な例を図6に示す。尚、図6は、放出電流 I_e は素子電流 I_f に比べて著しく小さいので、任意単位で示されている。

【0065】図6からも明らかなように、本発明の製造

方法にて作成される電子放出素子は、放出電流 I_e に対する三つの特徴的な性質を有する。

【0066】まず第一に、本素子はある電圧（閾値電圧と呼ぶ、図6中の V_{th} ）以上の素子電圧を印加すると急激に放出電流 I_e が増加し、一方、閾値電圧 V_{th} 以下では放出電流 I_e がほとんど検出されない。すなわち、放出電流 I_e に対する明確な閾値電圧 V_{th} を持った非線形素子である。

【0067】第二に、放出電流 I_e が素子電圧 V_f に依存するため、放出電流 I_e は素子電圧 V_f で制御できる。

【0068】第三に、アノード電極14に捕捉される放出電荷は、素子電圧 V_f を印加する時間に依存する。すなわち、アノード電極14に捕捉される電荷量は、素子電圧 V_f を印加する時間により制御できる。

【0069】尚、図6に示される通り、素子電流 I_f は、素子電圧 V_f に対して単調増加する特性（MI特性と呼ぶ）（図6の実線）と、電圧制御型負性抵抗特性（VCNR特性と呼ぶ）（図6の破線）を示す両場合があるが、これら素子電流の特性は、その製法及び真空装置内の真空雰囲気条件等に依存する。本発明において、より好ましい態様は、上記MI特性を示す態様である。

【0070】以上のように作成される電子放出素子は、基本的には、以下に述べるような構成を有し、平面型表面伝導型電子放出素子と垂直型表面伝導型電子放出素子の二つに大別される。

【0071】まず、平面型表面伝導型電子放出素子について説明する。

【0072】図7の（a）及び（b）はそれぞれ、平面型表面伝導型電子放出素子の基本構成を示す模式的平面図及び断面図である。図7において、1は基板、2及び3は素子電極、4は導電性膜、5は電子放出部を示す。

【0073】基板1としては、石英ガラス、Na等の不純物含有量を減少させたガラス、青板ガラス、青板ガラスにスパッタ法等により形成した SiO_2 を積層したガラス基板等及びアルミナ等のセラミックス等が挙げられる。

【0074】対向する素子電極5、6の材料としては、一般的な導体材料が用いられ、例えば、Ni、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属、或は合金、及びPd、Ag、Au、RuO₂、Pd-Ag等の金属或は金属酸化物、ガラス等から構成される印刷導体、In₂O₃-SnO₂等の透明導電体及びポリシリコン等の半導体導体材料等から適宜選択される。

【0075】素子電極間隔L、素子電極長さW、導電性膜4の形状等は、かかる電子放出素子の応用形態等により適宜設計されるが、素子電極間隔Lは、好ましくは、数百オングストロームより数百マイクロメートルであり、より好ましくは、素子電極間に印加する電圧と電子

放出し得る電界強度等により、数マイクロメートルより数十マイクロメートルである。

【0076】尚、導電性膜4と素子電極2、3の積層順序は、図7に示される態様に限られず、基板1上に、導電性膜4、対向する素子電極2、3の順に積層構成しても良い。

【0077】導電性膜4は、良好な電子放出特性を得るためには、微粒子で構成された微粒子膜が特に好ましく、その膜厚は、素子電極2、3へのステップカバレッジ、素子電極2、3間の抵抗値、及び前述した通電フォーミング条件等によって適宜設定され、好ましくは、数オングストロームより数千オングストロームで、特に好ましくは、10オングストローム～500オングストロームであって、その抵抗値は、 $10^3 \sim 10^7$ オーム/□のシート抵抗値である。

【0078】また、導電性膜4を構成する材料は、Pd、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、Gd₂B₄等の硼化物、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン等が挙げられる。

【0079】尚、ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは重なり合った状態（島状も含む）の膜を指しており、微粒子の粒径は、数オングストロームより数千オングストローム、好ましくは、10オングストローム～200オングストロームである。

【0080】電子放出部5は、例えば、導電性膜4の一部に形成された高抵抗の亀裂であり、導電性膜4の膜厚、膜質、材料及び前述した通電フォーミング等の製法に依存して形成される。また、数オングストロームより数百オングストロームの粒径の導電性微粒子を有することもある。この導電性微粒子は、導電性膜4を構成する材料の元素の一部、あるいは該元素の全てを含むものである。また、電子放出部5及びその近傍の導電性膜4には、炭素及び炭素化合物を有する。

【0081】次に、前記垂直型表面伝導型電子放出素子について説明する。

【0082】図8は、垂直型表面伝導型電子放出素子の基本的な構成を示す模式的図面であり、図7と同一の符号を付した部材は、図7のものと同様である。

【0083】基板1、素子電極2及び3、導電性膜4、電子放出部5は、前述した平面型表面伝導型電子放出素子と同様の材料にて構成されたものであるが、段差形成部31は、真空蒸着法、印刷法、スパッタ法などで形成されたSiO₂などの絶縁性材料で構成され、段差形成

部31の膜厚が、先に述べた平面型表面伝導型電子放出素子の素子電極間隔Lに対応し、数百オングストロームから数十マイクロメートルであり、該段差形成部の製法、及び素子電極間に印加する電圧と電子放出し得る電界強度により適宜設定されるが、好ましくは、数百オングストロームから数マイクロメートルとされる。

【0084】導電性膜4は、素子電極2及び3と段差形成部31の作成後に形成されるために、素子電極2及び3の上に積層される。なお、電子放出部5は、図8においては、段差形成部31に直線状に示されているが、作成条件及び前述の通電フォーミング条件などに依存して、その形状及び位置共にこれに限るものではない。

【0085】以上のような本発明の製造方法にて作成される電子放出素子は、前述の三つの特徴的性質を有するので、入力信号に応じて、電子放出特性が、複数の電子放出素子を配置した電子源及び画像形成装置等においても容易に制御できることとなり、多方面への応用ができる。

【0086】次に、本発明の製造方法にて作成される電子放出素子を用いた電子源及び画像形成装置の基本的な構成について述べる。

【0087】本発明の製造方法により作成される電子放出素子を、好ましくは複数個、基板上に配列して、電子源及び画像形成装置が構成される。上記基板上での電子放出素子の配列方式は、例えば、従来例で述べた、多数の表面伝導型電子放出素子を並列に配置し、個々の素子の両端を配線にて結線した、電子放出素子の行を多数配列し（行方向と呼ぶ）、この配線と直交する方向に（列方向と呼ぶ）、該電子源の上方の空間に設置された制御電極（グリッドと呼ぶ）により電子を制御駆動する配列法、及びつぎに述べるm本のX方向配線の上にn本のY方向配線を、層間絶縁層を介して、設置し表面伝導型電子放出素子の一对の素子電極にそれぞれ、X方向配線、Y方向配線を接続した配列法があげられる。これを単純マトリクス配置と以下呼ぶ。

【0088】まず、単純マトリクスについて詳述する。

【0089】本発明にかかわる電子放出素子の前述した3つの基本的特性の特徴によれば、単純マトリクス配置された表面伝導型電子放出素子においても、表面伝導型電子放出素子からの放出電子は、閾値電圧以上では、対向する素子電極間に印加するパルス状電圧の波高値と幅で制御される。一方、閾値電圧以下では、殆ど放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子に、上記パルス状電圧を適宜印加すれば、入力信号に応じて、表面伝導型電子放出素子を選択し、その電子放出量が、制御できることとなる。

【0090】以下この原理に基づき構成した電子源基板の構成について、図9を用いて説明する。尚、図9において、71は複数の表面伝導型電子放出素子が配列され

た基板（以下、電子源基板という）、72はX方向配線、73はY方向配線、74は表面伝導型電子放出素子、75は結線である。尚、表面伝導型電子放出素子74は、前述した平面型あるいは垂直型のどちらであっても良い。図9において、電子源基板71は、前述したガラス基板等であり、用途に応じて設置される表面伝導型電子放出素子の個数及び個々の素子の設計上の形状が、適宜設定される。

【0091】m本のX方向配線72は、DX1、DX2、...、DXmからなり、真空蒸着法、印刷法、スパッタ法等で形成した導電性金属等である。また、多数の表面伝導型電子放出素子にほぼ均等な電圧が供給される様に、材料、膜厚、配線巾が設定される。Y方向配線73は、DY1、DY2、...、DYnのn本の配線よりなり、X方向配線72と同様に、真空蒸着法、印刷法、スパッタ法等で形成し、所望のパターンとした導電性金属等からなり、多数の表面伝導型素子にほぼ均等な電圧が供給される様に、材料、膜厚、配線巾等が設定される。これらm本のX方向配線72とn本のY方向配線73間には、不図示の層間絶縁層が設置され、電気的に分離されて、マトリクス配線を構成する。尚、m及びnは共に正の整数である。

【0092】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等で形成されたSiO₂等であり、X方向配線72を形成した基板71の全面、あるいはその一部に所望の形状で形成され、特に、X方向配線72とY方向配線73の交差部の電位差に耐え得る様に、膜厚、材料、製法が、適宜設定される。X方向配線72とY方向配線73は、それぞれ外部端子として引き出されている。

【0093】更に、表面伝導型電子放出素子74の対向する電極（不図示）が、m本のX方向配線72及びn本のY方向配線73と、真空蒸着法、印刷法、スパッタ法等で形成された導電性金属等からなる結線75とによって電気的に接続されているものである。

【0094】ここで、m本のX方向配線72とn本のY方向配線73と結線75と対向する素子電極の導電性金属は、その構成元素の一部あるいはその構成元素の全部が同一であっても、また、それぞれ異なっても良く、前述した素子電極と同様の材料等から適宜選択される。尚、これら素子電極への配線は、素子電極と配線材料とが同一である場合は、これらを素子電極と総称する場合もある。また、表面伝導型電子放出素子は、基板71あるいは、不図示の層間絶縁層上のどちらに形成しても良い。

【0095】また、詳しくは、後述するが、前記X方向配線72には、X方向に配列する表面伝導型電子放出素子74の行を、入力信号に応じて、走査するための走査信号を印加するための不図示の走査信号印加手段と電気的に接続されている。

【0096】一方、Y方向配線73には、Y方向に配列する表面伝導型電子放出素子74の列の各列を入力信号に応じて、変調するための変調信号を印加するための不図示の変調信号発生手段と電気的に接続されている。

【0097】更に、表面伝導型電子放出素子の各素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給されるものである。

【0098】以上のような構成により、単純なマトリクス配線だけで、個別の電子放出素子を選択して、独立に駆動可能となる。

【0099】次に、以上のようにして作成した単純マトリクス配置による電子源を用いた、表示等に用いる画像形成装置について、図10、図11、及び図12を用いて説明する。

【0100】図10は画像形成装置の表示パネルの基本構成図、図11は蛍光膜を示す図、図12は画像形成装置をNTSC方式のテレビ信号に応じて表示を行う例の駆動回路のブロック図である。

【0101】図10において、71は、上述のようにして電子放出素子を作製した電子源基板、81は、電子源基板71を固定したリアプレート、86は、ガラス基板83の内面に蛍光膜84とメタルバック85等が形成されたフェースプレート、82は支持枠であり、リアプレート81、支持枠82及びフェースプレート86をフリットガラス等を塗布し、大気中あるいは、真空中で、400～500℃で10分以上焼成することで、封着して、外囲器88を構成する。

【0102】尚、図10において、74は、図9における電子放出素子に相当し、72、73は、表面伝導型電子放出素子の一对の素子電極と接続されたX方向配線及びY方向配線である。

【0103】外囲器88は、上述の如く、フェースプレート86、支持枠82、リアプレート81で外囲器88を構成したが、リアプレート81は主に基板71の強度を補強する目的で設けられるため、基板71自体で十分な強度を持つ場合は別体のリアプレート81は不要であり、基板71に直接支持枠82を封着し、フェースプレート86、支持枠82、基板71にて外囲器88を構成しても良い。また、不図示ではあるが、更に、フェースプレート86とリアプレート81間に、スペーサーと呼ばれる支持体を設置することで、大気圧に対して十分な強度を持つ外囲器88の構成にすることもできる。

【0104】図11は蛍光膜である。蛍光膜84は、モノクロームの場合は蛍光体のみから成るが、カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電材91と蛍光体92とで構成される。ブラックストライプ、ブラックマトリクスが設けられる目的は、カラー表示の場合必要となる三原色蛍光体の、各蛍光体92間の塗り分け部を黒くすることで混色等を目立たなくするこ

とと、蛍光膜84における外光反射によるコントラストの低下を抑制することである。ブラックストライプの材料としては、通常良く用いられている黒鉛を主成分とする材料だけでなく、導電性があり、光の透過及び反射が少ない材料であればこれに限るものではない。

【0105】ここで、ガラス基板83に蛍光体を塗布する方法はモノクローム、カラーによらず、沈澱法や印刷法が用いられる。

【0106】また、蛍光膜84の内面側には通常メタルバック85が設けられる。メタルバックの目的は、蛍光体の発光のうち内面側への光をフェースプレート86側へ鏡面反射することにより輝度を向上すること、電子ビーム加速電圧を印加するための電極として作用すること、外囲器内で発生した負イオンの衝突によるダメージからの蛍光体の保護等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常フィルミングと呼ばれる）を行い、その後A1を真空蒸着等で堆積することで作製できる。

【0107】フェースプレート86には、更に蛍光膜84の導伝性を高めるため、蛍光膜84の外面側に透明電極（不図示）を設けても良い。

【0108】また、前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、十分な位置合わせを行なう必要がある。

【0109】外囲器88は、不図示の排気管を通じ、 10^{-7} torr程度の真空度にされ、封止が行われる。また、外囲器88の封止後の真空度を維持するために、ゲッター処理を行う場合もある。これは、外囲器88の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等の加熱法により、外囲器88内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。

【0110】ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、例えば、 10^{-6} ～ 10^{-7} torrの真空度を維持するものである。

【0111】次に、前述の単純マトリクス配置の電子源を用いて構成した表示パネルを、NTSC方式のテレビ信号に基づきテレビジョン表示を行うための駆動回路の概略構成を図12のブロック図を用いて説明する。

【0112】図12において、101は前記表示パネルであり、また、102は走査回路、103は制御回路、104はシフトレジスタ、105はラインメモリ、106は同期信号分離回路、107は変調信号発生器、Vx及びVaは直流電圧源である。

【0113】以下、各部の機能を説明してゆくが、まず、表示パネル101は、端子Dox1～Doxm、端子Doy1～DoyN、及び、高圧端子Hvを介して外部の電気回路と接続している。このうち、端子Dox1～Doxmには、前記表示パネル内に設けられている電子源、即ち、M行N列の行列状にマトリクス配線された

表面伝導型電子放出素子群を一行（N素子）づつ順次駆動していくための操作信号が印加される。一方、端子Doy1～DoyNには、前記走査信号により選択された一行の表面伝導型電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。また、高圧端子Hvには、直流電圧源Vaより、例えば、10kVの直流電圧が供給されるが、これは、表面伝導型電子放出素子より出力される電子ビームに、蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0114】次に、走査回路102について説明する。

【0115】走査回路102は、その内部にM個のスイッチング素子（同図中、S1～Smで模式的に示している）を備えるもので、各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0V（グランドレベル）のいずれか一方を選択し、表示パネル101の端子Dox1～Doxmと電気的に接続するものである。S1～Smの各スイッチング素子は、制御回路103が出力する制御信号Tscanに基づいて動作するものだが、実際には、例えば、FETのようなスイッチング素子を組み合わせることにより容易に構成することが可能である。

【0116】尚、前記直流電圧源Vxは、本実施態様においては、前記表面伝導型電子放出素子の特性（電子放出の閾値電圧）に基づき、走査されない素子に印加される駆動電圧が、電子放出の閾値電圧以下となるような一定電圧を出力するよう設定されている。

【0117】また、制御回路103は、外部より入力する画像信号に基づいて、適切な表示が行われるように各部の動作を整合させる働きを持つものであり、以下に説明する同期信号分離回路106より送られる同期信号Tsyncに基づいて、各部に対して、Tscan、Tsft、及び、Tmryの各制御信号を発生する。

【0118】同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離する回路で、良く知られているように周波数分離（フィルター）回路を用いれば、容易に構成できるものである。同期信号分離回路106により分離された同期信号は、良く知られるように、垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上、Tsync信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を、便宜上、DATA信号と示すが、同信号はシフトレジスタ104に入力される。

【0119】シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路103より送られる制御信号Tsftに基づいて動作する。即ち、制御信号Tsftは、シフトレジスタ104のシフトクロックであると言い換えても良い。シリアル/パラレル変換された画像1ライン分（電子放出

素子のN素子分の駆動データに相当する)のデータは、 $I d 1 \sim I d n$ のN個の並列信号として前記シフトレジスタ104より出力される。

【0120】ラインメモリ105は、制御回路103より送られる鮮魚信号Tmryにしたがって、適宜 $I d 1 \sim I d n$ の内容を記憶する。記憶された内容は、 $I' d 1 \sim I' d n$ として出力され、変調信号発生器107に入力される。

【0121】変調信号発生器107は、前記画像データ $I' d 1 \sim I' d n$ の各々に応じて、表面伝導型電子放出素子の各々に適切に駆動変調するための信号源で、その出力信号は、端子Doy1~DoyNを通じて表示パネル101内の表面伝導型電子放出素子に印加される。

【0122】本発明に係る電子放出素子は、前述した通り、放出電流Ieに対して、以下の基本特性を有している。即ち、前述したように、電子放出には明確な閾値電圧Vthがあり、Vth以上の電圧を印加された時のみ電子放出が生じる。

【0123】また、電子放出の閾値電圧以上の電圧に対しては、素子への印加電圧の変化に応じて、放出電流も変化していく。尚、電子放出素子の材料や構成、製造方法を変えることにより、電子放出の閾値電圧Vthの値や、印加電圧に対する放出電流の変化の度合いが変わる場合もあるが、いずれにしても以下のようなことが言える。

【0124】即ち、本電子放出素子に、パルス状の電圧を印加する場合、例えば、電子放出の閾値電圧以下の電圧を印加しても電子放出は生じないが、電子放出の閾値電圧以上の電圧を印加すると電子は放出される。その際、第一には、パルスの波高値Vmを変化させることにより、出力電子ビームの強度を制御することが可能である。第二には、パルスの幅Pwを変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【0125】したがって、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が挙げられ、電圧変調方式を実施するには、変調信号発生器107としては、一定の長さの電圧パルスを発生するが入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いる。

【0126】また、パルス幅変調方式を実施するには、変調信号発生器107としては、一定の波高値の電圧パルスを発生するが、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いるものである。

【0127】以上説明した一連の動作により、表示パネル101を用いてテレビジョンの表示を行える。尚、上記説明中、特に記載しなかったが、シフトレジスタ104やラインメモリ105は、デジタル信号式のものでもアナログ信号式のものでも差し支えなく、要するに、画

像信号のシリアル/パラレル変換や記憶が所定の速度で行われれば良い。

【0128】デジタル信号式を用いる場合には、同期信号分離回路106の出力信号DATAをデジタル信号化することが必要であるが、これは、同期信号分離回路106の出力部にA/D変換器を備えれば容易に可能であることは言うまでもない。また、これと関連して、ラインメモリ105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器107に用いられる回路が若干異なったものとなるのも言うまでもない。

【0129】即ち、デジタル信号の場合には、電圧変調方式においては、変調信号発生器107には、例えば、D/A変換回路を用い、必要に応じて、増幅回路等を付け加えれば良い。また、パルス幅変調方式においては、変調信号発生器107は、例えば、高速の発振器、及び発振器の出力する波数を計数する計数器(カウンタ)、更に、計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いれば、当業者であれば容易に構成できる。必要に応じて、比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えても良い。

【0130】一方、アナログ信号式を用いる場合には、電圧変調方式においては、変調信号発生器107には、例えば、オペアンプ等を用いた増幅回路を用いれば良く、必要に応じて、レベルシフト回路等を付け加えても良い。また、パルス幅変調方式においては、例えば、電圧制御型発振回路(VCO)を用いれば良く、必要に応じて、表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えても良い。

【0131】以上のように完成した本発明の画像形成装置において、こうして、各電子放出素子には、容器外端子Dox1~Doxm、Doy1~DoyNを通じて電圧を印加することにより電子放出させ、高圧端子Hvを通じてメタルバック85あるいは不図示の透明電極に高圧を印加して電子ビームを加速し、蛍光膜84に電子ビームを衝突させ、蛍光体を励起・発光させることで画像を表示することができる。

【0132】以上述べた構成は、表示等に用いられる画像形成装置を作成する上で必要な概略構成であり、例えば、各部材の材料等、詳細な部分は上述の内容に限定されるものではなく、画像形成装置の用途に適するように適宜選択される。また、入力信号の例として、NTSC方式を挙げたが、これに限るものではなく、他のPAL、SECAM方式等の諸方式でも良い。また、更には、これらよりも、多数の走査線からなるTV信号、例えば、MUSE方式をはじめとする高品位TV方式でも良い。

【0133】次に、前述した梯子型配置の電子源及び画像形成装置の基本的な構成について、図13及び図14用

いて説明する。

【0134】図13において、110は電子源基板、111は電子放出素子、112は、 $D \times 1 \sim D \times 10$ よりなる前記電子放出素子を配線するための共通配線である。電子放出素子111は、基板110上に、X方向に並列に複数個配置される（これを素子行と呼ぶ）。この素子行が複数行配置されて電子源を構成している。

【0135】このような電子源は、各素子行の共通配線間（ $D \times 1 - D \times 2$ 間、 $D \times 3 - D \times 4$ 間、 $D \times 5 - D \times 6$ 間、 $D \times 7 - D \times 8$ 間、 $D \times 9 - D \times 10$ 間）に適宜、駆動電圧を印加することで、各素子行を独立に駆動することが可能である。即ち、電子ビームを放出したい素子行には、電子放出の閾値電圧以上の電圧を印加し、電子ビームを放出させない素子行には、電子放出の閾値電圧以下の電圧を印加すれば良い。また、各素子行間で、それぞれ一方の共通配線を同一配線とする（例えば、 $D \times 2$ と $D \times 3$ 、 $D \times 4$ と $D \times 5$ 、 $D \times 6$ と $D \times 7$ 、 $D \times 8$ と $D \times 9$ をそれぞれ同一配線とする）ようにしても良い。

【0136】図14は、梯子型配置の電子源を備えた画像形成装置の表示パネル構造を示すための図である。120はグリッド電極、121は電子が通過するための空孔、122は、 $D \times 1$ 、 $D \times 2$ 、 \dots 、 $D \times m$ よりなる容器外端子、123は、グリッド電極120と接続された $G1$ 、 $G2$ 、 \dots 、 Gn からなる容器外端子、110は、図13に示した前述の電子源基板である。尚、図13及び図14の同一符号のものは同じものを示す。

【0137】図14の表示パネルは、前述の単純マトリクス配置の画像形成装置（図10）と比較し、電子源基板110とフェースプレート86との間にグリッド電極120を備えている点で大きく異なっている。

【0138】図14において、基板110とフェースプレート86との間にはグリッド電極120が設けられているが、このグリッド電極120は、表面伝導型電子放出素子から放出された電子ビームを変調することのできる電極で、梯子配置の各素子行とは直交してストライプ状に設けられており、更に、電子ビームを通過させるために、各素子に対応して1個ずつ円形の空孔121が設けられている。尚、このグリッド電極の形状及び設置位置は必ずしも図14に示す態様に限られるものではなく、電子放出素子の周辺や近傍に配置されていれば良く、また、空孔121もメッシュ状に多数の通過口が設けられた態様であっても良い。

【0139】尚、容器外端子122及びグリッド容器外端子123は、不図示の制御回路と電気的に接続されている。

【0140】以上の画像形成装置は、素子行を1列ずつ順次駆動（走査）していくのと同期して、グリッド電極列に画像1ライン分の変調信号を同時に印加することに

より、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0141】以上述べた、本発明の思想によれば、テレビジョン放送の表示装置のみならず、テレビ会議システム、コンピューター等の表示装置として、好適な画像形成装置が提供される。更には、感光性ドラム等とで構成された光プリンターとしての画像形成装置としても用いることもできる。

【0142】

【実施例】以下、実施例を挙げて、本発明をより詳細に説明する。

【0143】（実施例1）本実施例における電子放出素子の製造方法を図1を用いて以下に説明する。

【0144】①. まず、基板1として石英基板を用い、これを洗剤、純水および有機溶剤により十分に洗浄を行った後、該基板1上に、レジスト材RD-2000Nを2500rpm、40秒でスピナー塗布して80℃、25分加熱してプリバークした。

【0145】次に、電極間隔（図7のLに相当）が2μm、電極長さ（図7のWに相当）が500μmの電極形状に対応するマスクを用いて密着露光し、RD-2000N用現像液で現像し、120℃、20分加熱してポストバークした。

【0146】本実施例においては、素子電極の材料としてニッケル金属を用い、抵抗加熱蒸着機を用いてニッケルを毎秒0.3nmで膜厚が100nmになるまで蒸着した後、アセトンでリフトオフし、アセトン、イソプロピルアルコール、つづいて酢酸ブチルで洗浄後、乾燥して、基板1上に対向する素子電極2、3を形成した（図1の（a））。

【0147】②. 次に、クロムを基板全面に50nm蒸着し、レジスト材AZ1370を2500rpm、30秒スピナー塗布して、90℃、30分加熱しプリバークした後、電子放出部が形成される導電性膜を塗布するためのパターンを有するマスクを用いて露光し、現像液MIF312で現像して、120℃、30分加熱しポストバークした。

【0148】次に、 $(\text{NH}_4)\text{Ce}(\text{NO}_3)_6/\text{HClO}_4/\text{H}_2\text{O}=17\text{g}/5\text{cc}/100\text{cc}$ の組成の溶液に30秒浸漬し、クロムをエッチングした後、アセトン中、10分間超音波攪拌してレジストを剥離して、更に、有機パラジウム溶液（ccp4230、奥野製薬（株）製）を800rpm、30秒スピナー塗布して、300℃、10分間焼成し、酸化パラジウム（PdO）微粒子（平均粒径：7nm）を有する微粒子状の導電性膜を形成した。

【0149】次に、クロムをリフトオフして、その幅（図7のW'に相当）が300μm、膜厚が10nm、シート抵抗値が $5 \times 10^4 \Omega/\square$ の、Pdを主元素とする微粒子からなる導電性膜4を形成した（図1の

(b))。なおここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは、重なり合った状態(島状も含む)の膜をさし、その粒径とは、前記状態で粒子形状が認識可能な微粒子についての径をいう。

【0150】③、次に、以上の素子を図3の測定評価装置に設置し、真空ポンプにて排気し、 2×10^{-5} torrの真空度に達した後、素子に素子電圧 V_f を印加するための電源10より、素子電極2、3間にそれぞれ、電圧を印加し、通電処理(フォーミング処理)を行った。尚、フォーミング処理の電圧波形を図2の(b)に示す。

【0151】図2の(b)中、T1及びT2は電圧波形のパルス幅とパルス間隔であり、本実施例ではT1を1ミリ秒、T2を10ミリ秒とし、矩形波の波高値(フォーミング時のピーク電圧)は0.1Vステップで昇圧し、フォーミング処理を行なった。また、フォーミング処理中は、同時に、0.1Vの電圧で、T2間に抵抗測定パルスを挿入し、抵抗を測定した。尚フォーミング処理の終了は、抵抗測定パルスでの測定値が、約1MΩ以上になった時とし、同時に、素子への電圧の印加を終了した。本実施例において、素子のフォーミング電圧 V_F は、5.1Vであり、以上のようにして、導電性膜4に亀裂形状の電子放出部5が形成された(図1の(c))。

【0152】④、以上のようにして作成された素子について、アセトン(20℃での蒸気圧233hPa)を、約 1×10^{-5} torr導入した雰囲気下で、20分間、素子電極間に電圧を印加して活性化処理を行なった。尚、活性化処理の電圧波形を図15に示す。

【0153】図15中、T3及びT4は電圧波形のパルス幅とパルス間隔であり、本実施例ではT3を100マイクロ秒、T4を10ミリ秒とし、矩形波の波高値は14Vで行った。

【0154】その後、約 1×10^{-5} torrまで排気を行った。

【0155】尚、活性化に用いられる有機材料の真空装置内への導入は、ニードルバルブを用いた導入系(図4)で、真空装置内の圧力がほぼ一定になるように調整した。

【0156】以上のようにして得られた素子の特性は、アノード電極の電圧は1kV、アノード電極と電子放出素子との距離Hは4mmで測定した。また、真空度 1×10^{-5} torrの環境下で測定を行った。

【0157】その結果、素子電圧が14Vの時、素子電流は2mA、放出電流は1μAとなり、電子放出効率ηは0.05%であった。また、10時間の連続駆動を行っても特性に変化は無かった。

【0158】また、作製した電子放出素子に関し、素子

電圧14V、電圧パルスの繰り返し周期60Hzで、パルス幅が30μsec、100μsec、300μsec各々での、素子電流If及び放出電流Ieのパルス幅依存性について、表1に示した。

【0159】(実施例2)本実施例においては、実施例1の活性化処理において用いられたアセトンの代わりに、n-ドデカン(20℃での蒸気圧0.1hPa)を用いて活性化を行った以外は実施例1と同様に行った。

【0160】得られた素子に対し、実施例1と同様にIf、Ieの測定を行ったところ、素子電圧が14Vの時、素子電流は2.2mA、放出電流は1μAとなり、電子放出効率ηは0.045%であった。また、10時間の連続駆動を行っても特性に変化は無かった。

【0161】(実施例3)本実施例においては、実施例1の活性化処理において用いられたアセトンの代わりにホルムアルデヒド(20℃での蒸気圧4370hPa)を用いて2時間、活性化を行った以外は実施例1と同様に行った。

【0162】得られた素子に対し、実施例1と同様にIf、Ieの測定を行ったところ、素子電圧が14Vの時、素子電流は1mA、放出電流は0.2μAとなり、電子放出効率ηは0.02%であった。また、10時間の連続駆動を行っても特性に変化は無かった。

【0163】(実施例4)本実施例においては、実施例1の活性化処理において用いられたアセトンの代わりにn-ヘキサン(20℃での蒸気圧160hPa)を用いて活性化を行った以外は実施例1と同様に行った。

【0164】得られた素子に対し、実施例1と同様にIf、Ieの測定を行ったところ、素子電圧が14Vの時、素子電流は1.8mA、放出電流は0.8μAとなり、電子放出効率ηは0.044%であった。

【0165】(実施例5)本実施例においては、実施例1の活性化処理において用いられたアセトンの代わりにn-ウンデカン(20℃での蒸気圧0.35hPa)を用いて活性化を行った以外は実施例1と同様に行った。

【0166】得られた素子に対し、実施例1と同様にIf、Ieの測定を行ったところ、素子電圧が14Vの時、素子電流は1.5mA、放出電流は0.6μAとなり、電子放出効率ηは0.04%であった。

【0167】また、以上の実施例1、2、4、5にて作製した電子放出素子に関し、素子電圧14V、電圧パルスの繰り返し周期60Hzで、パルス幅が30μsec、100μsec、300μsec各々での、素子電流If及び放出電流Ieのパルス幅依存性について、表1に示した。

【0168】表1の結果から明らかであるように、活性化時に導入される炭素化合物材料の20℃における蒸気圧が、0.2hPa~500hPaの範囲にある場合には、上記If及びIeのパルス幅依存性が生じにくい電子放出素子を得ることができた。

【0169】

* * 【表1】

表 1

	素子電流 I f (mA)			放出電流 I e (μA)		
パルス幅	30 μ秒	100 μ秒	300 μ秒	30 μ秒	100 μ秒	300 μ秒
実施例 1	1. 8	2. 0	2. 0	0. 9	0. 9	1. 0
実施例 2	2. 6	2. 4	2. 2	1. 4	1. 2	1. 0
実施例 4	1. 7	1. 7	1. 8	0. 7	0. 7	0. 8
実施例 5	1. 4	1. 4	1. 5	0. 5	0. 6	0. 6

【0170】（実施例6）本実施例においては、本発明の製造方法にて製造される電子放出素子を多数有する電子源を用いた図14に示されるような画像形成装置を作製した。

【0171】実施例1と同様の製造方法で、対向する電極間に導電性膜を配置した素子111を、図13に示すとおり、絶縁性基板110上にライン状に多数作製した。

【0172】次に、この絶縁性基板（電子源基板）110をリアプレート81上に固定した後、絶縁性基板110の上方に、電子通過孔121を有する変調電極120を、上記ライン状の素子と直交する方向に配置した。

【0173】更に、絶縁性基板110の5mm上方に、フェースプレート86（ガラス基板83の内面に蛍光膜84とメタルバック85が形成されて構成される）を支持枠82を介し配置し、フェースプレート86、支持枠82、リアプレート81の接合部にフリットガラスを塗布し、大気中あるいは窒素雰囲気中で400℃ないし500℃で10分以上焼成することで封着した。また、リアプレート81への絶縁性基板110の固定もフリットガラスで行った。

【0174】また、蛍光膜84は、ストライプ形状（図11の（a））を採用し、先に、ブラックストライプを形成し、その間隙部に各色蛍光体を塗布し、蛍光膜84を作製した。ブラックストライプの材料として通常良く用いられている黒鉛を主成分とする材料を用いた。また、ガラス基板83に蛍光体を塗布する方法は、スラリー法を用いた。

【0175】また、蛍光膜84の内面側にはメタルバック85が設けられている。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常フィルミングと呼ばれる）を行い、その後、A1を真空蒸着するこ

とで作製した。

【0176】フェースプレート86には、更に蛍光膜84の導電性を高めるため、蛍光膜84の外側面に透明電極（不図示）が設けられる場合もあるが、本実施例では、メタルバックのみで十分な導電性が得られたので省略した。

【0177】前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、十分な位置合わせを行った。

【0178】以上のようにして完成したガラス容器内の雰囲気（排気管（図示せず）を通じて、真空ポンプにて排気し、十分な真空度に達した後、容器外端子Dox1～Doxmを通じ、電極間に電圧を印加し、前述の実施例1と同様の条件にてフォーミングを行い、素子111の導電性膜に電子放出部を形成した。

【0179】次に、ガラス容器内にアセトン 1×10^{-4} torr導入し、容器外端子Dox1～Doxmを通じ、電極間に電圧を印加し、前述の実施例1と同様の条件にて素子111の活性化を行った。

【0180】その後、アセトン（排気し、基板110上に多数の電子放出素子が配列した電子源を作製した。

【0181】最後に、約 1×10^{-6} torrの真空度で、不図示の排気管をガスバーナーで熱することで溶着し外周部の封止を行い、更に、封止後の真空度を維持するために、高周波加熱法でゲッター処理を行った。

【0182】以上のように完成した本発明の画像形成装置において、各電子放出素子には、容器外端子Dox1～Doxmを通じ、電圧を印加することにより電子放出させ、放出された電子は変調電極120の電子通過孔121を通過した後、高圧端子87を通じ、メタルバック85に印加された数kV以上の高圧により加速され、蛍光膜84に衝突し、励起・発光させる。その際、変調電

25

極120に情報信号に応じた電圧を容器外端子G1~Gnを通じ印加することにより、電子通過孔121を通過する電子ビームを制御し画像表示することができ、本実施例では、絶縁層であるSIO2(不図示)を介し、絶縁性基板110の10μm上方に50μm径の電子通過孔121を有する変調電極120を配置することで、加速電圧として6kV印加したとき、電子ビームのオンとオフは50V以内の変調電圧で制御でき、画像表示することができた。

【0183】(実施例7)本実施例においては、本発明の製造方法にて製造される電子放出素子を多数有する電子源を用いた図10に示されるような画像形成装置を作製した。

【0184】図10は、本実施例における画像形成装置の基本構成図であり、図11は、その蛍光膜である。

【0185】電子源の一部の平面図を図16に示す。また、図中のA-A'断面図を図17に示す。但し、図16、図17、図18、図19で、同じ記号を示したものは、同じものを示す。ここで、1は基板、72は図9のDxmに対応するX方向配線(下配線とも呼ぶ)、73は図9のDymに対応するY方向配線(上配線とも呼ぶ)、4は電子放出部を含む導電性膜、5、6は素子電極、141は層間絶縁層、142は、素子電極5と下配線72と電気的接続のためのコンタクトホールである。

【0186】まず、本実施例の電子源の素子基板の製造方法を図18及び図19により工程順に従って具体的に説明する。

【0187】工程-a

清浄化した青板ガラス上に厚さ0.5ミクロンのシリコン酸化膜をスパッタ法で形成した基板1上に、真空蒸着により厚さ50ÅのCr、厚さ6000オングストロームのAuを順次堆積した後、ホトレジスト(AZ1370ヘキスト社製)をスピンナーにより回転塗布、ベークした後、ホトマスク像を露光、現像して、下配線72のレジストパターンを形成し、Au/Cr堆積膜をウェットエッチングして、所望の形状の下配線72を形成する(図18の(a))。

【0188】工程-b

次に厚さ1.0ミクロンのシリコン酸化膜からなる層間絶縁層141をRFスパッタ法により堆積する(図18の(b))。

【0189】工程-c

工程bで堆積したシリコン酸化膜にコンタクトホール142を形成するためのホトレジストパターンを作り、これをマスクとして層間絶縁層141をエッチングしてコンタクトホール142を形成する。エッチングはCF₄とH₂ガスをを用いたRIE(Reactive Ion Etching)法によった(図18の(c))。

【0190】工程-d

その後、素子電極5と素子電極間ギャップGとなるべき

26

パターンをホトレジスト(RD-2000N-41日立化成社製)形成し、真空蒸着法により、厚さ50オングストロームのTi、厚さ1000オングストロームのNiを順次堆積した。ホトレジストパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフし、素子電極間隔Gは3ミクロンとし、素子電極の幅は300ミクロン、を有する素子電極5、6を形成した(図18の(d))。

【0191】工程-e

素子電極5、6の上に上配線73のホトレジストパターンを形成した後、厚さ50オングストロームのTi、厚さ5000オングストロームのAuを順次真空蒸着により堆積し、リフトオフにより不要の部分を除去して、所望の形状の上配線73を形成した(図19の(e))。

【0192】工程-f

素子間電極ギャップおよびこの近傍に開口を有するマスクにより膜厚1000オングストロームのCr膜151を真空蒸着により堆積・パターニングし、その上に有機Pd溶液(ccp4230、奥野製薬(株)製)をスピンナーにより回転塗布、300℃で10分間の加熱焼成処理をした(図19の(f))。また、こうして形成された主元素としてPdよりなる微粒子からなる導電性膜2の膜厚は100オングストローム、シート抵抗値は5×10⁴Ω/□であった。なおここで述べる微粒子膜とは、上述したように、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あるいは、重なり合った状態(島状も含む)の膜をさし、その粒径とは、前記状態で粒子形状が認識可能な微粒子についての径をいう。

【0193】工程-g

Cr膜151および焼成後の導電性膜2を酸エッチャントによりエッチングして所望のパターンを形成した(図19の(g))。

【0194】工程-h

コンタクトホール142部分以外にレジストを塗布するようなパターンを形成し、真空蒸着により厚さ50オングストロームのTi、厚さ5000オングストロームのAuを順次堆積した。リフトオフにより不要の部分を除去することにより、コンタクトホール142を埋め込んだ。

【0195】以上の工程により絶縁性基板1上に下配線72、層間絶縁層141、上配線73、素子電極5、6、導電性膜2等を形成した(図19の(h))。

【0196】つぎに、以上のようにして作成した電子源の素子基板を用いて表示装置を構成した例を、図10と図11を用いて説明する。

【0197】上述のようにして多数の素子を配列形成した電子源基板71を、図10に示すとおり、リアプレート81上に固定した後、基板71の5mm上方に、フェ

27

ースプレート86（ガラス基板83の内面に蛍光膜84とメタルバック85が形成されて構成される）を支持枠82を介し配置し、フェースプレート86、支持枠82、リアプレート81の接合部にフリットガラスを塗布し、大気中あるいは窒素雰囲気中で400℃ないし500℃で10分以上焼成することで封着した。また、リアプレート81への基板71の固定もフリットガラスで行った。尚、図10において、72、73はそれぞれX方向及びY方向の配線である。

【0198】蛍光膜84は、モノクロームの場合は蛍光体のみから成るが、本実施例では蛍光体はストライプ形状（図11の（a））を採用し、先にブラックストライプを形成し、その間隙部に各色蛍光体を塗布し、蛍光膜84を作製した。ブラックストライプの材料として通常良く用いられている黒鉛を主成分とする材料を用いた。また、ガラス基板83に蛍光体を塗布する方法はスラリー法を用いた。

【0199】また、蛍光膜84の内面側には通常メタルバック85設けられる。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常フィルミングと呼ばれる）を行い、その後、A1を真空蒸着することで作製した。

【0200】フェースプレート86には、更に蛍光膜84の導電性を高めるため、蛍光膜84の外面側に透明電極（不図示）が設けられる場合もあるが、本実施例では、メタルバックのみで十分な導電性が得られたので省略した。

【0201】前述の封着を行う際、カラーの場合は各色蛍光体と素子とを対応させなくてはならないため、十分な位置合わせを行った。

【0202】以上のようにして完成したガラス容器内の雰囲気は排気管（図示せず）を通じオイルを使用しない真空ポンプにて 1×10^{-6} torrまで排気した。

【0203】その後、容器外端子Dox1～DoxmとDoy1～Doynを通じ、図17に示した素子の電極5、6間に電圧を印加し、導電性膜を通電処理（フォーミング処理）することにより、電子放出部を含む導電性膜4を作成した。

【0204】フォーミング処理の電圧波形を図2（b）に示す。

【0205】このように作成された電子放出部は、バラスト元素を主成分とする微粒子が分散配置された状態となり、その微粒子の平均粒径は30オングストロームであった。

【0206】次に、ガラス容器内にアセトン 1×10^{-3} torrを導入し、容器外端子Dox1～DoxmとDoy1～Doynを通じ電子放出素子74の電極間に電圧を印加し、実施例1と同様の条件にて活性化を行った。その後、アセトンを排気し、電子源を作製した。

【0207】次に 1×10^{-6} torr程度の真真空度で、

28

120℃、10時間のベーキングを行った後、不図示の排気管をガスバーナーで熱することで溶着し外周器の封止を行った。

【0208】最後に封止後の真真空度を維持するために、ゲッター処理を行った。これは、封止を行う直前に、高周波加熱等の加熱法により、画像形成装置内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成処理した。ゲッターはBa等を主成分とした。

【0209】以上のように完成した本発明の画像表示装置において、各電子放出素子には、容器外端子Dox1～Doxm、Doy1～Doynを通じ、走査信号及び変調信号を不図示の信号発生手段よりそれぞれ、印加することにより、電子放出させ、高圧端子87を通じ、メタルバック85に数kV以上の高圧を印加し、電子ビームを加速し、蛍光膜84に衝突させ、励起・発光させることで画像を表示した。

【0210】（実施例8）図20は、以上説明した表面伝導型電子放出素子を電子源として用いたディスプレイパネルに、例えば、テレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した表示装置の一例を示すための図である。

【0211】図20中、200はディスプレイパネル、201はディスプレイパネルの駆動回路、202はディスプレイコントローラ、203はマルチプレクサ、204はデコーダ、205は入出力インターフェース回路、206はCPU、207は画像生成回路、208および209および210は画像メモリーインターフェース回路、211は画像入力インターフェース回路、212および213はTV信号受信回路、214は入力部である。尚、本表示装置は、例えば、テレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と同時に音声再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関する回路やスピーカーなどについては説明を省略する。

【0212】以下、画像信号の流れに沿って各部の機能を説明してゆく。

【0213】まず、TV信号受信回路213は、例えば、電波や空間光通信などのような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。

【0214】尚、受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式等の諸方式でも良い。また、これらより更に多数の走査線よりなるTV信号（例えば、MUSE方式をはじめとするいわゆる高品位TV）は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。

【0215】TV信号受信回路213で受信されたTV信号は、デコーダ204に出力される。

【0216】また、TV信号受信回路212は、例え

29

ば、同軸ケーブルや光ファイバー等のような有線伝送系を用いて伝送されるTV画像信号を受信するための回路であるが、前記TV信号受信回路213と同様に、受信するTV信号の方式は特に限られるものではなく、また、本回路で受信されたTV信号もデコーダ204に出力される。

【0217】また、画像入力インターフェース回路211は、例えば、TVカメラや画像読み取りスキャナなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ204に出力される。

【0218】また、画像メモリーインターフェース回路210は、ビデオテープレコーダー（以下、VTRと略す）に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ204に出力される。

【0219】また、画像メモリーインターフェース回路209は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ204に出力される。

【0220】また、画像メモリーインターフェース回路208は、所謂、静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ204に入力される。

【0221】また、入出力インターフェース回路205は、本表示装置と外部のコンピュータもしくはコンピュータネットワークもしくはプリンター等の出力装置とを接続するための回路であって、画像データや文字・図形情報の入出力を行うのはもちろんのこと、場合によっては本表示装置の備えるCPU206と外部との間で制御信号や数値データの入出力などを行うことも可能である。

【0222】また、画像生成回路207は、前記入出力インターフェース回路205を介して、外部から入力される画像データや文字・図形情報や、あるいはCPU206より出力される画像データや文字・図形情報に基づき、表示用画像データを生成するための回路である。本回路の内部には、例えば、画像データや文字・図形情報を蓄積するための書き換え可能メモリーや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリーや、画像処理を行うためのプロセッサ等をはじめとして画像の生成に必要な回路が組み込まれている。

【0223】本回路により生成された表示用画像データは、デコーダ204に出力されるが、場合によっては前記入出力インターフェース回路205を介して外部のコンピュータネットワークやプリンターに出力することも可能である。

【0224】また、CPU206は、主として本表示装

30

置の動作制御や、表示画像の生成や選択や編集に関わる作業を行うもので、例えば、マルチプレクサ203に制御信号を出力し、ディスプレイパネルに表示する画像信号を適宜選択したり組み合わせたりする。

【0225】また、その際には表示する画像信号に応じてディスプレイパネルコントローラ202に対して制御信号を発生し、画面表示周波数や走査方法（例えば、インターレースか、ノンインターレースか）や一画面の走査線の数等、表示装置の動作を適宜制御する。

【0226】また、前記画像生成回路207に対して画像データや文字・図形情報を直接出力したり、あるいは前記入出力インターフェース回路205を介して外部のコンピュータやメモリーをアクセスして画像データや文字・図形情報を入力する。

【0227】尚、CPU206は、もちろんこれ以外の目的の作業にも関わるものであっても良く、例えば、パーソナルコンピュータやワードプロセッサ等のように、情報を生成したり処理する機能に直接関わっても良い。あるいは、前述したように、入出力インターフェース回路205を介して外部のコンピュータネットワークと接続し、例えば、数値計算などの作業を外部機器と協同して行っても良い。

【0228】また、入力部214は、前記CPU206に使用者が命令やプログラム、あるいはデータなどを入力するためのものであり、例えば、キーボードやマウスのほか、ジョイスティック、バーコードリーダー、音声認識装置等の多様な入力機器を用いる事が可能である。

【0229】また、デコーダ204は、前記207乃至213より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。尚、同図中に点線で示すように、デコーダ204は内部に画像メモリーを備えるのが望ましく、これは、例えば、MUSE方式をはじめとして、逆変換するに際して、画像メモリーを必要とするようなテレビ信号を扱うためである。

【0230】また、画像メモリーを備える事により、静止画の表示が容易になる、あるいは前記画像生成回路207及びCPU206と協同して画像の閉引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易に行えるようになるという利点が生まれるからである。

【0231】また、マルチプレクサ203は、前記CPU206より入力される制御信号に基づき、表示画像を適宜選択するものである。即ち、マルチプレクサ203は、デコーダ204から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路201に出力する。その場合には、一画面表示時間内で画像信号を切り替えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画 を表示することも可能である。

【0232】また、ディスプレイパネルコントローラ2

02は、前記CPU206より入力される制御信号に基づき、駆動回路201の動作を制御するための回路である。まず、ディスプレイパネルの基本的な動作に関わるものとして、例えば、ディスプレイパネルの駆動用電源（図示せず）の動作シーケンスを制御するための信号を駆動回路201に対して出力する。

【0233】また、ディスプレイパネルの駆動方法に関わるものとして、例えば、画面表示周波数や走査方法（例えば、インターレースか、ノンインターレースか）を制御するための信号を駆動回路201に対して出力する。

【0234】また、場合によっては、表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路201に対して出力する場合もある。

【0235】また、駆動回路201は、ディスプレイパネル200に印加する駆動信号を発生するための回路であり、前記マルチプレクサ203から入力される画像信号と、前記ディスプレイパネルコントローラ202より入力される制御信号に基づいて動作するものである。

【0236】以上、各部の機能について説明したが、図20に例示した構成により、本表示装置においては多様な画像情報源より入力される画像情報をディスプレイパネル200に表示する事が可能である。

【0237】即ち、テレビジョン放送をはじめとする各種の画像信号は、デコーダ204において逆変換された後、マルチプレクサ203において適宜選択され、駆動回路201に入力される。一方、ディスプレイコントローラ202は、表示する画像信号に応じて駆動回路201の動作を制御するための制御信号を発生する。

【0238】駆動回路201は、上記画像信号と制御信号に基づいて、ディスプレイパネル200に駆動信号を印加する。これにより、ディスプレイパネル200において画像が表示される。

【0239】これら一連の動作は、CPU206により統括的に制御される。

【0240】また、本表示装置においては、前記デコーダ204に内蔵する画像メモリや画像生成回路207及び情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば、拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横比変換等をはじめとする画像処理や、合成、消去、接続、入れ換え、はめ込み等をはじめとする画像編集を行う事も可能である。

【0241】また、本実施例の説明では特に触れなかったが、上記画像処理や上記画像編集と同様に、音声情報に関しても処理や編集を行なうための専用回路を設けても良い。

【0242】従って、本表示装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像及び動画

像を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機等の機能を一台で兼ね備えることが可能で、産業用あるいは民生用として極めて応用範囲が広い。

【0243】尚、上記図20は、表面伝導型電子放出素子を電子源とするディスプレイパネルを用いた表示装置の構成の一例を示したに過ぎず、これのみに限定されるものでない事は言うまでもない。例えば、図20の構成要素のうち、使用目的上必要のない機能に関わる回路は省いても差し支えない。また、これとは逆に、使用目的によっては逆に、使用目的によってはさらに構成要素を追加しても良い。

【0244】例えば、本表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路等を構成要素に追加するのが好適である。

【0245】本表示装置においては、とりわけ表面伝導型電子放出素子を電子源とするディスプレイパネルの薄形化が容易なため、表示装置の奥行きを小さくすることができる。

【0246】それに加えて、表面伝導型電子放出素子を電子源とするディスプレイパネルは大画面化が容易で輝度が高く視野角特性にも優れるため、本表示装置は、臨場感あふれ、迫力にとんだ画像を視認性良く表示することが可能である。

【0247】

【発明の効果】以上説明したように、本発明によれば、製造工程が簡単で、効率の高い電子放出素子が提供され、しかも多数の素子を有する大面積基板にも適用でき、更には、良好な階調性を有する高品位な画像形成装置を提供できるという効果がある。

【0248】つまり、蒸気圧の低いオイル雰囲気中で活性化するよりも、オイルのきわめて少ない真空雰囲気中にオイルよりも吸着、脱離が容易な有機材料を真空装置に導入して活性化を行い、その後、有機材料を排気することで、電子放出部に炭素化合物（あるいは炭素）を有する電子放出素子を、高速且つ容易に形成でき、また、電子放出素子の耐久性等の点で効果がある。

【0249】また、パルス幅依存性が生じにくい等の動作安定性の優れた素子を得ることができるという効果がある。

【0250】また、特に、素子が狭い空間（例えばガラス基板で挟まれた空間等）に保持された表示パネルでも、活性化の為に使用される有機材料を、適量、パネル内に導入できるという効果がある。また、一度導入した後に除去が容易な為、活性化後の素子にパルス幅依存性が生じにくい等の動作安定性に優れ、階調表示に適した素子を得ることができるという効果がある。

【0251】以上のようにして、耐久性に優れ、動作安定性が高く、しかも階調表示に適した、複数素子を配し

た画像表示装置等の画像形成装置が提供できる。

【図面の簡単な説明】

【図 1】本発明の製造方法を説明するための断面図。

【図 2】本発明の製造方法に係る、通電フォーミング及び活性化の印加電圧波形の例を示す図。

【図 3】本発明に係わる表面伝導型電子放出素子の測定評価装置の概略構成図。

【図 4】本発明に係わる表面伝導型電子放出素子の測定評価装置の概略構成図。

【図 5】本発明に係わる表面伝導型電子放出素子の素子電流 I_f 、放出電流 I_e の活性化処理時間依存例を示す図。

【図 6】本発明に係わる表面伝導型電子放出素子の基本的な特性図。

【図 7】本発明に係わる表面伝導型電子放出素子の模式的平面図 (a) 及び断面図 (b)。

【図 8】本発明に係わる表面伝導型電子放出素子の別の態様を示す模式的断面図。

【図 9】単純マトリクス配置の電子源を示す図。

【図 10】画像形成装置の表示パネルの概略構成図。

【図 11】表示パネルに用いられる蛍光膜を示す図。

【図 12】画像形成装置を NTSC 方式のテレビ信号に応じて駆動表示を行う例を示す駆動回路のブロック図。

【図 13】梯子配置の電子源を示す図。

【図 14】画像形成装置の表示パネルの別の態様を示す概略構成図。

【図 15】実施例における活性化の印加電圧波形を示す図。

【図 16】実施例における電子源の平面図。

【図 17】実施例における電子源の一部断面図。

【図 18】実施例における電子源の製造方法を説明するための断面図。

【図 19】実施例における電子源の製造方法を説明するための断面図。

【図 20】実施例における画像形成装置を説明するための図。

【図 21】従来の電子放出素子を示す模式的平面図。

【符号の説明】

1, 221 基板

2, 3, 222 素子電極

4, 224 導電性膜

5, 223 電子放出部

11, 13 電源

10, 12 電流計

14 アノード電極

15 真空装置

16, 23 排気ポンプ

21 ニードルバルブ

22 炭素化合物材料源

24 バルブ

25 ドライポンプ

31 段差形成部

71, 110 電子源基板

72 X方向配線

73 Y方向配線

74, 111 電子放出素子

75 結線

81 リアプレート

82 支持枠

83 ガラス基板

84 蛍光膜

85 メタルバック

86 フェースプレート

87 高圧端子

88 外圍器

91 黒色導電材

92 蛍光体

101 表示パネル

102 走査回路

103 制御回路

104 シフトレジスタ

105 ラインメモリ

106 同期信号分離回路

107 変調信号発生器

112 共通配線

120 変調 (グリッド) 電極

121 電子通過孔

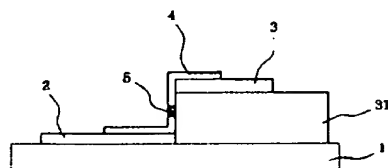
122 素子配線の容器外端子

123 変調電極の容器外端子

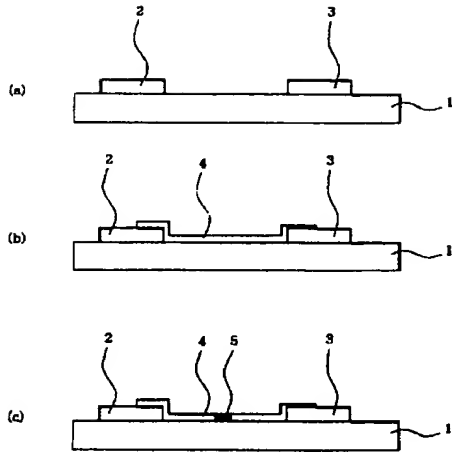
141 層間絶縁層

142 コンタクトホール

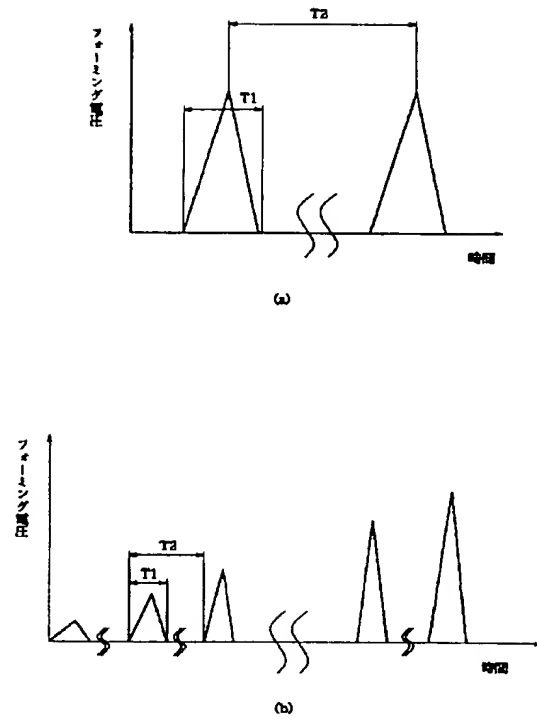
【図 8】



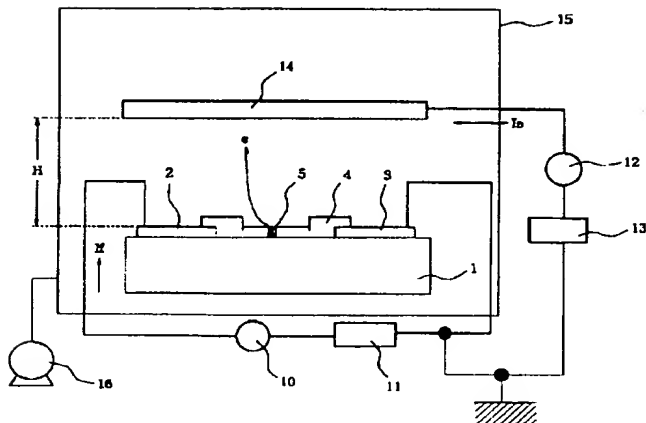
【図 1】



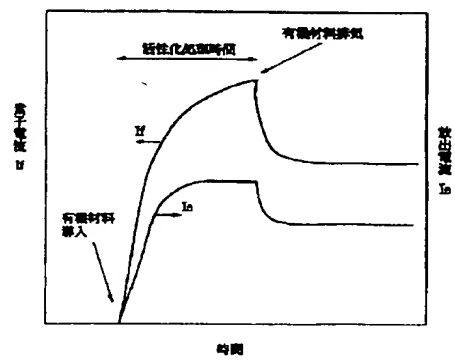
【図 2】



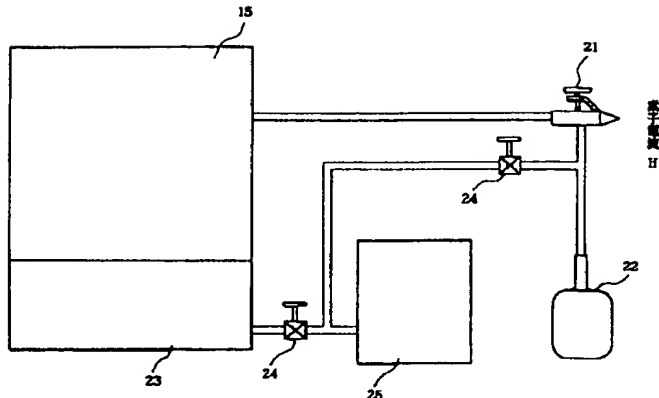
【図 3】



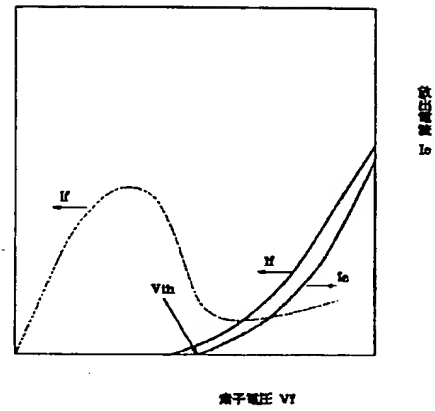
【図 5】



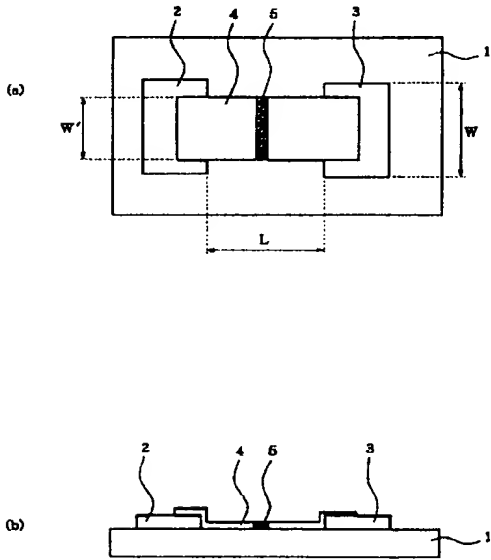
【図4】



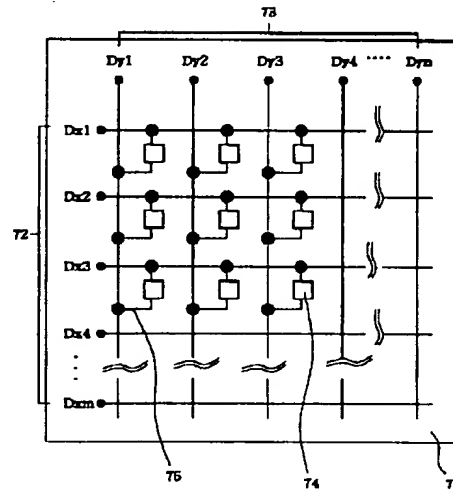
【図6】



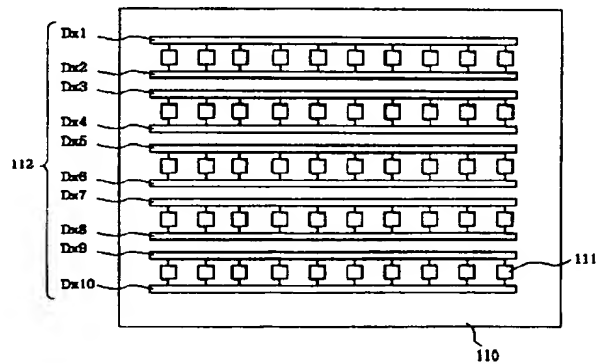
【図7】



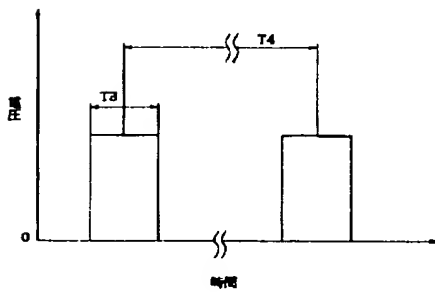
【図9】



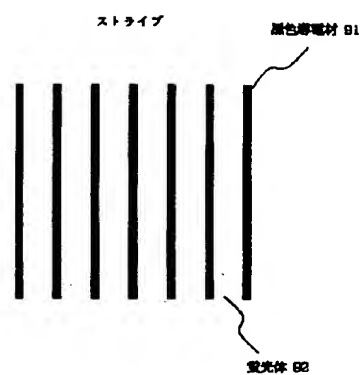
【図13】



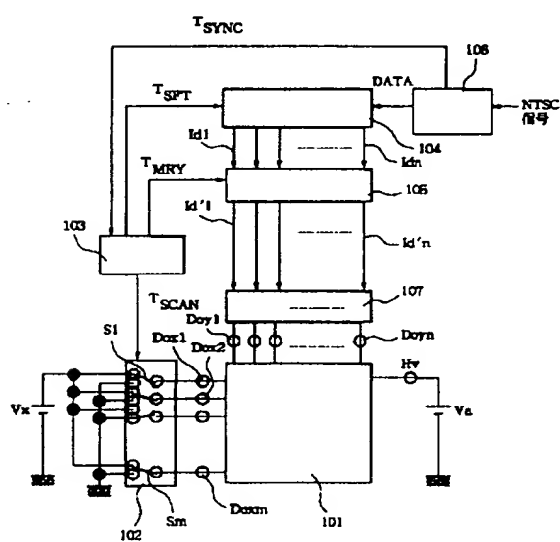
【図15】



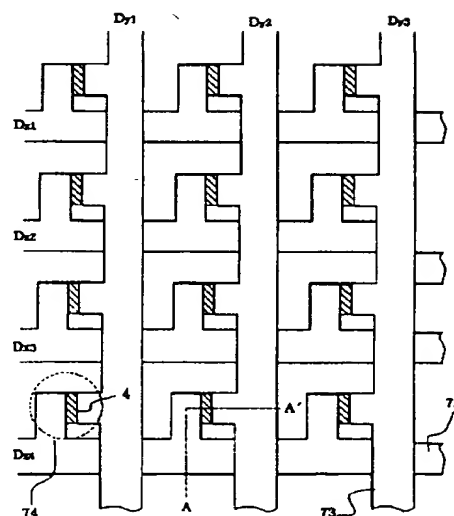
【图 1 1】



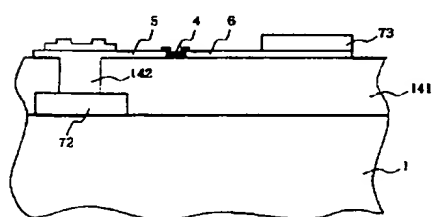
【图 12】



【例 16】



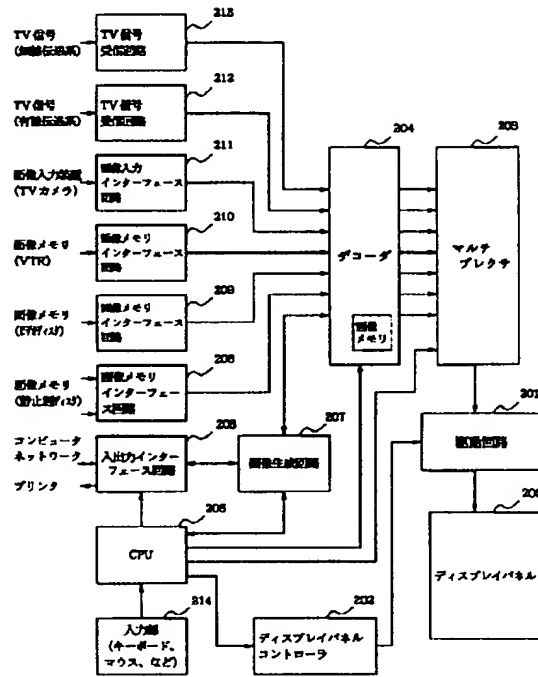
【图 17】



A - A' 断面图

Fig. 1 consists of four cross-sectional views of a semiconductor device, labeled (e), (f), (g), and (h), showing the progression of a manufacturing process. The substrate is labeled 1. In view (e), a layer 141 is formed on the substrate, with a central region 72 and side regions 5 and 6. A gate structure G is positioned over region 5. A layer 73 is formed on top of 141. In view (f), a layer 2 is formed on top of 73, and a layer 142 is formed on top of 141. In view (g), a layer 8 is formed on top of 2, and a layer 142 is formed on top of 141. In view (h), a layer 8 is formed on top of 2, and a layer 142 is formed on top of 141. The device is shown in a cross-sectional view, with the substrate 1 at the bottom and the various layers and structures built up on top.

【図20】



【図21】

